

AMPLIFICATORE DI POTENZA PER BANDA " X "

7 W A 10500 MHz

G. Tomassetti; S. Mariotti; F. Magaroli

I.R.A. 128 /90

## AMPLIFICATORE DI POTENZA PER BANDA "X" 7.0W a 10500 MHz

### INTRODUZIONE

Nel prossimo futuro, sia presso la Stazione Radioastronomica di Medicina che quella di Noto, e' previsto uno sviluppo della tecnica osservativa V.L.B.I. su frequenze attorno ai 30 e 40 GHz. La potenza di oscillatore locale richiesta per i ricevitori capaci di operare su quelle frequenze non sara' molto diversa da quella necessaria a frequenze piu' basse (tipicamente una decina di mW) ma sara' piu' difficile da ottenere a causa dell'alto ordine di moltiplicazione di frequenza richiesto, visto che comunque si dovra' partire da sintetizzatori operanti nel "range" 1÷2 GHz. Avendo a disposizione una potenza di alcuni W attorno ai 10÷11 GHz si puo' ipotizzare la realizzazione di efficienti moltiplicatori "x 3" o "x 4" posti anche ad una certa distanza fisica (sul fuoco primario?) dall'eccitatore pilota che potrebbe essere invece convenientemente alloggiato all'interno della "vertex room" posta sul vertice del paraboloide.

Potenze di alcuni W a queste frequenze potrebbero essere utilmente usate per ricerche nel campo della Fisica Sanitaria come suggerito dal compianto Prof. Sinigaglia.

In Laboratorio non e' infrequente la necessita' di amplificare ad alto livello il rumore di uscita di un ricevitore radioastronomico. L'uso nelle telecomunicazioni sembra scontato e non merita certo ulteriori commenti. Per tutte le ragioni indicate e nel quadro di un costante aggiornamento tecnico, il Laboratorio Microonde dell'I.R.A. ha progettato e realizzato l'amplificatore lineare che viene descritto nel prosieguo, capace di erogare una potenza d'uscita in banda "X" di 7.0 W con una efficienza ( $\eta_{add.}$ ) superiore al 30%.

### PROGETTO E CALCOLO

Nella scelta del dispositivo attivo (necessariamente un GaAs FET di potenza) si e' tenuto conto delle prestazioni elettriche ma anche del suo costo. Un ragionevole compromesso ci e' sembrato il prodotto TOSHIBA denominato TIM 1011-4 con le specifiche elettriche e meccaniche riportate nelle figure 1, 2, 3 e 4. Il dispositivo appartiene alla categoria "internally matched" sia in ingresso che in uscita ma osservando i grafici di fig. 3 relativi ai suoi parametri "S" si conclude che il concetto di "matched" varia notevolmente se affermato dal Costruttore o dal Progettista. Sicuramente un ulteriore "matching" esterno non potra' essere evitato se vorranno essere realizzate le specifiche tecniche previste e questo implica l'uso di uno dei nostri contenitori (o blocchetti) di rame usati normalmente per il montaggio coassiale degli amplificatori criogenici dell'Osservatorio di Medicina. La modifica meccanica da apportare al blocchetto ed una vista

generale della disposizione dei principali componenti e' mostrata in fig.5.

La prima preoccupazione del progettista di dispositivi di potenza riguarda la dissipazione del calore prodotto dal circuito nel suo insieme. Nel nostro caso le sorgenti piu' significative sono il FET e lo stabilizzatore di tensione che e' necessario porgli in serie visto che il FET lavora ad una  $V_D$  di 9V.

Se si operera' alla tensione nominale di 12V e la corrente sara' quella prevista di 1.7A, la potenza da dissipare risulta essere circa 20W e non e' pensabile che il nostro blocchetto, ancorche' di rame, possa dissiparla senza raggiungere temperature inaccettabili. L'uso di profilati di alluminio "aletti" usati comunemente in queste applicazioni, avvitati rigidamente sulle pareti dello scatolino di rame come mostrato in fig.6 permette di contenere la temperatura a valori accettabili.

Il Costruttore pone come limite massimo una temperatura di canale del FET di 175°C per cui, essendo circa 3 °C/W la resistenza "channel to case", come temperatura di esercizio potremmo accettare anche valori prossimi agli 80°C ma il nostro traguardo pone come limite superiore non piu' di 50÷55°C.

La dimensione del profilato di alluminio per evitare inutili gigantismi e' stata prima stimata con calcoli elementari ma poi ottimizzata sperimentalmente. Tra l'altro il profilato di alluminio, negli spazi disponibili tra le alette, ha permesso una comoda e razionale sistemazione dei circuiti di alimentazione (negativo di GATE), di stabilizzazione (+  $V_D$ ) e di protezione come verra' dettagliato tra poco e come mostrato in Fig.6.

Lo schema elettrico previsto e da realizzare nel nostro contenitore e' mostrato in fig 7. Esso ricalca, grossolanamente, quello suggerito per la versione strip-line dalla Toshiba ma non e' difficile scorgervi una quasi perfetta identicita' con lo schema dei nostri amplificatori coassiali a basso rumore. Le due linee coassiali di ingresso e uscita hanno una impedenza caratteristica di 50  $\Omega$ , sono saldate e sostenute dai rispettivi connettori coassiali del tipo SMA e su di esse scorrono i due cilindretti lunghi  $\lambda/4$ . Il loro diametro e la loro posizione lungo le linee determinano l'entita' della trasformazione di impedenza. Nella nostra attuale circostanza, essendo richiesto il massimo guadagno, si tentera' semplicemente di avvicinarsi alla condizione di "conjugate matching".

I parametri "S", interpolando i dati tabulati in fig. 3 alla frequenza intermedia di 10500 MHz, sono i seguenti:

$$\begin{aligned} S_{11} &= .60 / -7^\circ \\ S_{22} &= .56 / 12^\circ \\ S_{12} &= .093 / 142^\circ \\ S_{21} &= 2.51 / -77^\circ \end{aligned}$$

L'uso dei nostri contenitori permette di cambiare con facilita' i parametri fisici delle reti di trasformazione pertanto non e'

necessario un accurato calcolo delle stesse: la stima grafica con l'impiego della carta di Smith e' piu' che adeguata. Per la stessa ragione anche il contributo di  $S_{12}$  e  $S_{21}$  puo' essere trascurato. Una carta di Smith con sopra "plottati" i parametri  $S_{11}$  e  $S_{22}$  e le relative operazioni grafiche descritte qui di seguito e' riprodotta in fig. 8.

#### Rete e circuito di ingresso

Ruotando il punto  $S_{11}$  in senso orario fino ad intersecare l'asse reale determiniamo il punto "A" di coordinata normalizzata .255 cioe'  $12.75 \Omega$ . Il cilindretto di adattamento a  $50 \Omega$ , operando come trasformatore in quarto d'onda, dovra' avere una impedenza caratteristica di:

$$Z_1 = \sqrt{(12.75 * 50)} = \underline{25.2 \Omega}$$

Il diametro del cilindretto che realizza questo valore di  $Z_1$  e' calcolabile senza difficolta' perche' e' ben nota la geometria delle linee coassiali usate. Infatti per sezione quadra esterna/circolare interna si usa la relazione:

$$Z_0 = (138/\sqrt{\epsilon}) * \log(1.08 * L/d)$$

dove:

L = lato esterno della linea coassiale  
(per noi L= 4.4 mm)

$\epsilon$  = 1 (aria)

d = diametro incognito del conduttore centrale  
(per  $50 \Omega$ , d = 2 mm)

Il generico diametro d vale dunque:

$$d = \text{antilog} [\log(1.08 * 4.4) - Z_0/138]$$

da cui si ricava per  $d_1$  di ingresso :

$$d_1 = \underline{3.0 \text{ mm}}$$

La distanza tra cilindretto e piano di riferimento del GATE del FET (questo piano coincide in pratica con la zona in cui il reoforo fuoriesce dal corpo del FET) si calcola osservando in fig.8 che  $S_{11}$  dovra' ruotare in senso orario di .24 lambda prima di congiungersi con l'asse reale. Essendo la lunghezza d'onda 28.6 mm si conclude che :

$$l_1 = \underline{6.86 \text{ mm}}$$

### Rete e circuito di uscita

Procedendo come per la rete di ingresso ruotiamo il punto  $S_{22}$  sul piano complesso della carta di Smith fino ad intersecare l'asse reale nel punto B di coordinata normalizzata .28, cioè  $14 \Omega$ . L'impedenza caratteristica del cilindretto risulta essere:

$$Z_{22} = \sqrt{(14 * 50)} = \underline{26.5 \Omega}$$

Il suo diametro invece dovrà essere:

$$d_2 = \underline{3.05 \text{ mm}}$$

La distanza cilindretto di uscita-piano di riferimento di DRAIN si determina come in precedenza osservando in fig. 8 l'entità della rotazione, espressa in termini di  $\lambda$ , per condurre  $S_{22}$  a sovrapporsi sull'asse reale. Tale determinazione è comodamente individuata sul cerchio più esterno della carta di Smith. Nel nostro caso leggiamo .424  $\lambda$  per cui:

$$l_2 = \underline{12 \text{ mm}}$$

Le grandezze così diligentemente calcolate hanno la spiacevole prerogativa di non essere troppo attendibili perché:

- a) abbiamo utilizzato valori "tipici" di parametri "S" che NON sono quelli effettivi del FET in nostro possesso;
- b) non è specificato a quale livello di potenza essi sono stati misurati né a quale corrente di DRAIN;
- c) non sono probabilmente quelli che realizzano la condizione di massima linearità di potenza come da noi richiesto;
- d) non sono note o valutabili le reattanze parassite o spurie associate alla connessione tra i reofori del FET e relativa linea di trasmissione.

Comunemente questo collegamento avviene tramite una piccola capacità. Nel nostro progetto invece, specie a causa delle alte correnti a RF previste, si preferisce introdurre i reofori del FET, o una loro estensione nel caso non infrequente di una dimensione non adeguata, all'interno delle linee di trasmissione per una

lunghezza pari a  $\lambda/4$ . Tale soluzione originale, normalmente usata nel nostro Istituto e' indicata nello schema di fig.7a.

La lunghezza effettiva dei reofori introdotti nelle linee dipende dal dielettrico presente ma potra' essere variata ad arte per modificare a piacimento le reti di adattamento delle impedenze.

L'analisi del circuito effettivamente realizzato ha confermato la non attendibilita' dei valori calcolati anche se limitatamente alla fase: la distanza  $l_1$  e' infatti risultata essere 11 mm invece di 7 mentre  $l_2$  in uscita risulta essere 1 mm invece di 12. In quest'ultima circostanza e' possibile trovare sulla stessa linea di trasmissione il secondo massimo che dista dal primo  $\lambda/2$ . Questi inconvenienti largamente previsti non costituiscono problema perche' con il nostro sistema coassiale e cilindretti mobili la perfetta taratura e' comunque realizzabile.

#### Biasing e circuito di ingresso

La tensione negativa per il GATE del FET viene prodotta localmente con il circuito che verra' descritto fra breve. E' di fondamentale importanza che questa tensione sia sempre presente pena la probabile distruzione del FET in pochissimo tempo.

Il Costruttore indica infatti una  $I_{DSS}$  di 5A che con una  $V_D$  di 9V impone una dissipazione di 45W quando quella massima 'prevista non supera i 30W. Per evitare che questa eventualita' possa verificarsi e' stata progettata una disposizione che, tramite un relais, interrompe il circuito di DRAIN appena venga a mancare la tensione negativa di GATE.

Riferendosi a Fig.7a si noti che il reoforo di GATE viene collegato alla rete di biasing via una linea ad alta impedenza costituita da un filo di rame smaltato di .12 mm di diametro lungo circa 7 mm ( $\lambda/4$ ). Il corto circuito realizzato all'altro estremo dal "chip" capacitor" di 2.2 pF viene cosi' trasformato in una altissima impedenza attraverso la quale non potra' scorrere corrente a RF.

La doppia rete R-C con Zener di protezione, realizza un filtro passa-basso che impedisce al FET di comportarsi come un oscillatore. La resistenza da 50  $\Omega$ , per ragioni di dissipazione termica e' ottenuta per somma di 2 "chip resistors" da 22  $\Omega$ , 1/10 W. Anche quella da 100  $\Omega$ , per analoghe ragioni e' stata realizzata con piccole resistenze "chip" depositate su substrato ceramico poste in serie tra loro.

La generazione della tensione negativa di GATE, vista la modestissima corrente di esercizio, viene convenientemente ottenuta dal circuito mostrato in fig.7b. Un timer 555 oscilla a circa 15 KHz. La sua uscita viene rettificata e stabilizzata a -5V da un 79L05. Conseguo che una tensione negativa variabile tra zero e -5V e' disponibile sul cursore del potenziometro d'uscita ove sara' connessa la rete di biasing del GATE del FET. Il circuito e' montato su una basetta millefori di dimensioni 46 x 28 mm. Dalla

basetta viene prelevata anche la tensione negativa necessaria al circuito di sicurezza.

### Alimentazione e circuito di DRAIN

Anche il DRAIN viene alimentato tramite una rete passa-basso che inizia con la linea ad alta impedenza lunga  $\lambda/4$ , realizzata con filo di rame smaltato di .20 mm di diametro. Il maggior diametro del filo rispetto alla linea di GATE dipende dalla maggior corrente che vi fluisce. Risultando anche in questa circostanza il reoforo del FET troppo corto e' stata ad esso saldata una estensione che penetra per circa 5 mm all'interno della linea di trasmissione nell'intento di realizzare una lunghezza pari a  $\lambda/4$  a cui corrisponde il necessario corto circuito per la sola corrente RF.

Per quanto attiene la componente continua si fa riferimento alla Fig.9. La stabilizzazione della tensione di DRAIN a 9V e' ottenuta ponendo in serie al FET un integrato LM338 che e' in grado di operare senza problemi alla corrente prevista di 1.7A con una caduta di tensione propria (drop out) dell'ordine di 1.5V. Questo permette di operare l'amplificatore anche con una batteria non ben carica o con un alimentatore non particolarmente stabile. L'uscita a 9V e' fissata e dipende unicamente dal partitore resistivo  $R_1-R_2$ .

Il Costruttore dell'integrato suggerisce lo schema di impiego mostrato appunto in fig.9 che prevede anche l'uso di diodi che lo proteggono all'atto della accensione. I condensatori elettrolitici in circuito, soprattutto necessari per evitare possibili oscillazioni parassite, sono al Tantalo quindi di dimensioni accettabili.

L'integrato LM338 e' termicamente connesso al dissipatore alettato ma i componenti discreti di sua attinenza, assieme a quelli del circuito di protezione, sono montati su una basetta millefori di dimensioni 60 x 35 mm, opportunamente sagomata in modo da poterla alloggiare nel vano tra le alette di raffreddamento come mostrato in fig.6.

Nello stesso vano e' anche sistemato il micro-relais della SDS che opera a 5V e 60 mA.

### Circuito di protezione

Si e' accennato al fatto che il FET di potenza non puo' in nessuna circostanza essere usato in mancanza di tensione di polarizzazione del GATE (GATE bias). In particolare la tensione di DRAIN non deve poter essere connessa senza il consenso proveniente dal generatore della tensione di bias.

Lo schema del circuito che realizza queste specifiche e' mostrato in fig.9. La giunzione di base del transistor di comando  $T_1$ , un comune NPN 2N2222, viene mantenuta interdotta, in condizioni di normale funzionamento.  $T_2$ , un 2N1711, in

queste condizioni "conduce" pertanto il relais puo' chiudere per la continua il circuito di uscita del FET.

Lo Zener da 6V,1W posto in serie al circuito e' necessario perche' la tensione di operazione del relais e' di soli 5V.

Nel caso mancasse la tensione di bias,  $T_1$  si troverebbe in conduzione provocando la interdizione di  $T_2$ . In queste condizioni il relais non puo' operare e nessuna tensione risulta applicata al FET di potenza, come richiesto. Il circuito di protezione puo' essere alimentato direttamente dalla batteria o alimentatore d'uso ma e' prevista la possibilita' di una alimentazione distinta dalla precedente. Questa specifica riguarda in particolare l'uso dell'amplificatore nelle telecomunicazioni.

Per un uso di laboratorio o continuo i due terminali contrassegnati come +Batt. e +comando nello schema di fig.9 saranno semplicemente collegati in parallelo tra loro.

#### TARATURA E PRESTAZIONI

La verifica del normale funzionamento dei circuiti d.c. e' scontata e sara' ovviamente fatta con FET non collegato. In particolare si regolera'  $P_1$  per un sicuro scatto del relais quando ad arte sara' fatta mancare la tensione di bias.  $P_2$  invece dovra' essere in grado di prelevare uniformemente parte della tensione di bias. Si consiglia di predisporre un valore precauzionale di -3V all'atto del collegamento del FET.

La tensione di DRAIN andra' misurata con un buon tester e portata al valore richiesto ponendo in parallelo a  $R_1$  o  $R_2$  delle resistenze di alto valore (nel nostro caso per ridurre la tensione di alcuni decimi di volt e' stata posta in parallelo ad  $R_1$  una resistenza da 18K $\Omega$ , 1/8W).

Per completare il lavoro e' consigliabile osservare con adatto oscilloscopio che non vi siano oscillazioni o "ripple" su entrambe le tensioni di polarizzazione.

La taratura vera e propria e' quella RF e riguarda essenzialmente il contenitore del FET (lo "scatolino" di nostra produzione) che dovra' essere estratto e liberato dalle due estensioni di profilato alettato mostrate in Fig.6. L'operazione e' semplice perche' sono solo 4 le viti di 4MA di trattenuta, due per lato, come sottolineato nella stessa figura. Le parti "disassemblate" (due dissipatori alettati contenenti l'elettronica di supporto e lo scatolino), collegate provvisoriamente con clips a coccodrillo, saranno disposte sul banco di lavoro in modo da guadagnare comodo accesso ai cilindretti.

Non e' corretto ne' necessario fare la regolazione dei cilindretti dopo aver tolto il coperchio. I cilindretti sono infatti



raggiungibili con un banale attrezzo isolato (ad esempio uno stuzzicadenti di legno duro) attraverso le fessure appositamente fresate.

Collegati i circuiti di alimentazione e verificata la corrente di lavoro di 1.7A (partire con un bias di almeno -3V sul GATE come suggerito) e verificato con un analizzatore di spettro o altro sistema che l'amplificatore non oscilli, si collega un generatore di segnali al suo ingresso ed un rivelatore in uscita.

Con un giravite da orologiaio si sbloccano i grani di .8 mm in modo che i cilindretti possano scorrere sulle linee di trasmissione e si regola la posizione degli stessi per il massimo alla frequenza di operazione. Si intende che i cilindretti montati saranno quelli di diametro calcolato in precedenza e cioè 3.0 mm.

La potenza del generatore potrà essere anche relativamente grande come ad esempio qualche decina di mW. Inutile ricordare che la taratura andrà fatta velocemente a causa della mancanza dei dissipatori. Bisogna in ogni caso evitare che la temperatura salga oltre i 60°C.

In laboratorio è stato utilizzato un oscillatore Sweep della HP ed un rivelatore scalare Wiltron ma per il tipo di amplificatore in prova non sono in realtà necessari anche se, ovviamente molto utili.

Tra le applicazioni di questo lavoro, una riguarda il suo uso come amplificatore lineare nelle telecomunicazioni o più semplicemente l'amplificazione lineare di alti o altissimi livelli di rumore. Il Costruttore del FET non fornisce dati che, ad esempio chiariscano la dipendenza tra corrente e guadagno, tra corrente e compressione del livello d'uscita ecc. Lo stesso guadagno di potenza indicato non è chiaro se sarà "saturated gain", non adatto ad amplificare segnali modulati (o rumore) oppure no. Le misure di Laboratorio ci dovevano permettere di ricavare i dati mancanti ed eventualmente suggerire una corrente di riposo del FET diversa da quella indicata dal Costruttore nell'intento di ottenere un ragionevole compromesso tra massima linearità, massimo guadagno e massima efficienza.

Ottenuto un generatore capace di erogare 1.5W sulle frequenze di nostro interesse è stata fatta una regolazione preliminare dei cilindretti. Interponendo attenuatori fissi tra generatore e amplificatore è stato verificato che a 7.0W di uscita la

compressione del livello era inferiore al dB sia con 1.7A che 900 mA di corrente di DRAIN con un guadagno massimo di circa 7 dB.

Il circuito è stato poi ri-ottimizzato con la strumentazione di Laboratorio (quindi a basso livello) ottenendo alle due correnti citate i dati plottati nelle Fig. 10 e 11 e così riassunti:

Guadagno a 1.7A	= 12 dB	Guadagno a 900 mA	= 10 dB
Input R.L.	" = -13 dB	Input R.L.	" = -11 dB
Freq. opt.	" = 10.4 GHz	Freq. opt.	" = 10.3 GHz
Output R.L.	" = -16 dB	Output R.L.	" = -18 dB

Freq. opt. " = 10.4 GHz Output R.L. " = 10.3 GHz

Si noti la discrepanza sul guadagno: ben 5 dB piu' alto di quello misurato in condizioni di funzionamento in potenza. Mantenendo questa taratura e' stato verificato che la potenza massima d'uscita non puo' superare i 4W per livelli accettabili di compressione ed indipendentemente dalla corrente di DRAIN. - Queste misure preliminari ci hanno permesso di accertare che:

- a) la corrente di riposo del FET puo' convenientemente essere ridotta a circa 900 mA senza apprezzabili limitazioni
- b) la taratura fatta a bassi livelli realizza il massimo guadagno ma NON la condizione di massima linearita' di potenza (questo e' un fatto noto dalla teoria generale che e' piacevole vedere confermato sperimentalmente).

I dati definitivi ottenuti rifacendo le misure ad alto livello di ingresso confermano che il guadagno dello stadio rimane quello indicato in precedenza, cioe' poco piu' di 7 dB con una compressione inferiore al dB alla potenza di uscita di 7W. I plottati relativi a questa ultima sistemazione ma ottenuti necessariamente a bassa potenza sono quelli mostrati nelle figure 12 e 13. Il guadagno risulta essere attorno agli 8 dB, l'IRL di circa -17 dB mentre l'ORL resta fissato al valore non particolarmente buono di -9 dB.

In fig.13 e' stata plottata anche una grandezza non comunemente misurata: il guadagno inverso. Esso e' misurato collegando il generatore all'uscita dell'amplificatore ed il rivelatore al suo ingresso. In un amplificatore perfetto non dovrebbe esservi risposta perche' l'isolamento sarebbe anche perfetto. In pratica piu' e' alto l'isolamento, che dovra' comunque essere maggiore del guadagno diretto, minore risulta essere la tendenza alla auto-oscillazione; migliore quindi la sua stabilita' in generale. I nostri 20 dB letti in Fig.13 realizzano un margine di sicurezza di 12 dB che riteniamo sufficienti.

La banda passante a meta' potenza e', in tutte le circostanze discusse, sempre superiore ai 500 MHz, utilmente confrontabile con quella del nostro terminale di acquisizione MARK3 a cui il nostro amplificatore potrebbe essere collegato per applicazioni particolari.

Una ultima considerazione riguarda il grafico di Fig.4 in basso con cui la TOSHIBA mostra il comportamento medio dei suoi FET di potenza TIM 1011-4 proprio nei confronti della linearita'.

Ad esempio con 30 dbm di pilotaggio si dovrebbero ottenere 36.8 dBm di uscita con una compressione di ben 1.5 dB ed un guadagno associato di 6.5 dB nella condizione di massima corrente di lavoro e 9V applicati. Visti i risultati ottenuti concludiamo che il FET in nostro possesso va meglio del componente medio, come era pero' previsto nel "inspection sheet" di accompagnamento che per brevità non abbiamo riprodotto e allegato.

# TOSHIBA

## MICROWAVE SEMICONDUCTOR TECHNICAL DATA

### MICROWAVE POWER GaAs FET

### TIM1011-4

#### FEATURES:

- HIGH POWER  
P<sub>1dB</sub> = 36.5 dBm at 10.7 GHz to 11.7 GHz
- BROAD BAND INTERNALLY MATCHED
- HIGH GAIN  
G<sub>1dB</sub> = 7.5 dB at 10.7 GHz to 11.7 GHz
- HERMETICALLY SEALED PACKAGE

#### RF PERFORMANCE SPECIFICATIONS (T<sub>a</sub> = 25°C)

CHARACTERISTICS	SYMBOL	CONDITION	UNIT	MIN.	TYP.	MAX.
Output Power at 1 dB Compression Point	P <sub>1dB</sub>	V <sub>DS</sub> = 9 V f = 10.7 - 11.7 GHz	dBm	35.5	36.5	-
Power Gain at 1 dB Compression Point	G <sub>1dB</sub>		dB	6.5	7.5	-
Drain Current	I <sub>DS</sub>		A	-	1.7	2.2
Power Added Efficiency	η <sub>add</sub>		%	-	24	-

#### ELECTRICAL CHARACTERISTICS (T<sub>a</sub> = 25°C)

CHARACTERISTICS	SYMBOL	CONDITION	UNIT	MIN.	TYP.	MAX.
Trans-conductance	gm	V <sub>DS</sub> = 3 V I <sub>DS</sub> = 2.0 A	mS	-	1200	-
Pinch-off Voltage	V <sub>GSoFF</sub>	V <sub>DS</sub> = 3 V I <sub>DS</sub> = 60 mA	V	-2	-3.5	-
Saturated Drain Current	I <sub>DSS</sub>	V <sub>DS</sub> = 3 V V <sub>GS</sub> = 0 V	A	-	4.0	5.2
Gate-Source Breakdown Voltage	V <sub>GSO</sub>	I <sub>GS</sub> = -60 μA	V	-5	-	-
Thermal Resistance	R <sub>th(c-c)</sub>	Channel to Case	°C/W	-	2.9	3.5

- The information contained herein is presented only as a guide for the applications of our products. No responsibility is assumed by TOSHIBA for any infringements of patents or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of TOSHIBA or others.
- The information contained herein may be changed without prior notice. It is therefore advisable to contact TOSHIBA before proceeding with the design of equipment incorporating this product.

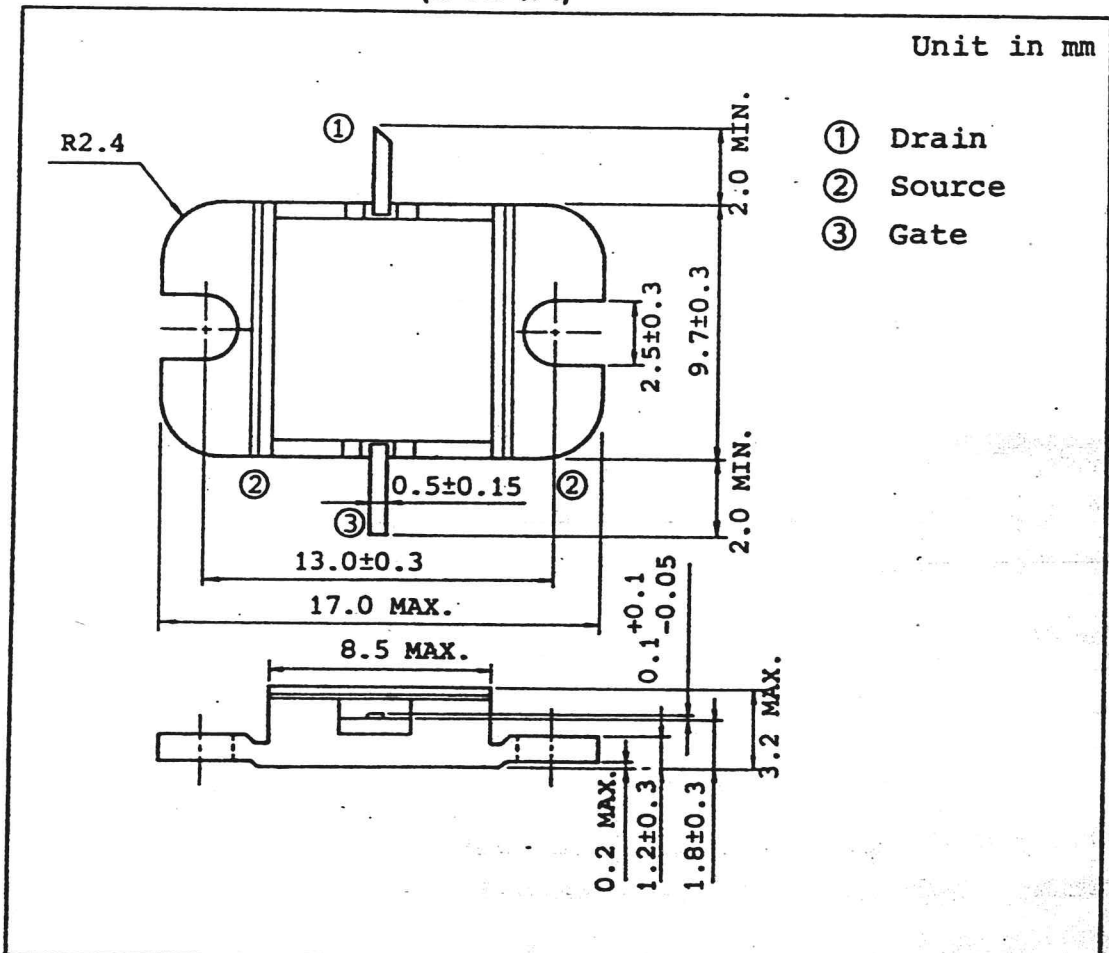
TOSHIBA FIG 1 IATION

Revised May, 1989

ABSOLUTE MAXIMUM RATINGS ( $T_a = 25^\circ\text{C}$ )

CHARACTERISTIC	SYMBOL	UNIT	RATING
Drain-Source Voltage	$V_{DS}$	V	15
Gate-Source Voltage	$V_{GS}$	V	-5
Drain Current	$I_{DS}$	A	5.2
Total Power Dissipation ( $T_c=25^\circ\text{C}$ )	$P_T$	W	30
Channel Temperature	$T_{ch}$	$^\circ\text{C}$	175
Storage Temperature	$T_{stg}$	$^\circ\text{C}$	-65-175

## PACKAGE OUTLINE (2-9D1A)

HANDLING PRECAUTIONS FOR PACKAGED TYPE

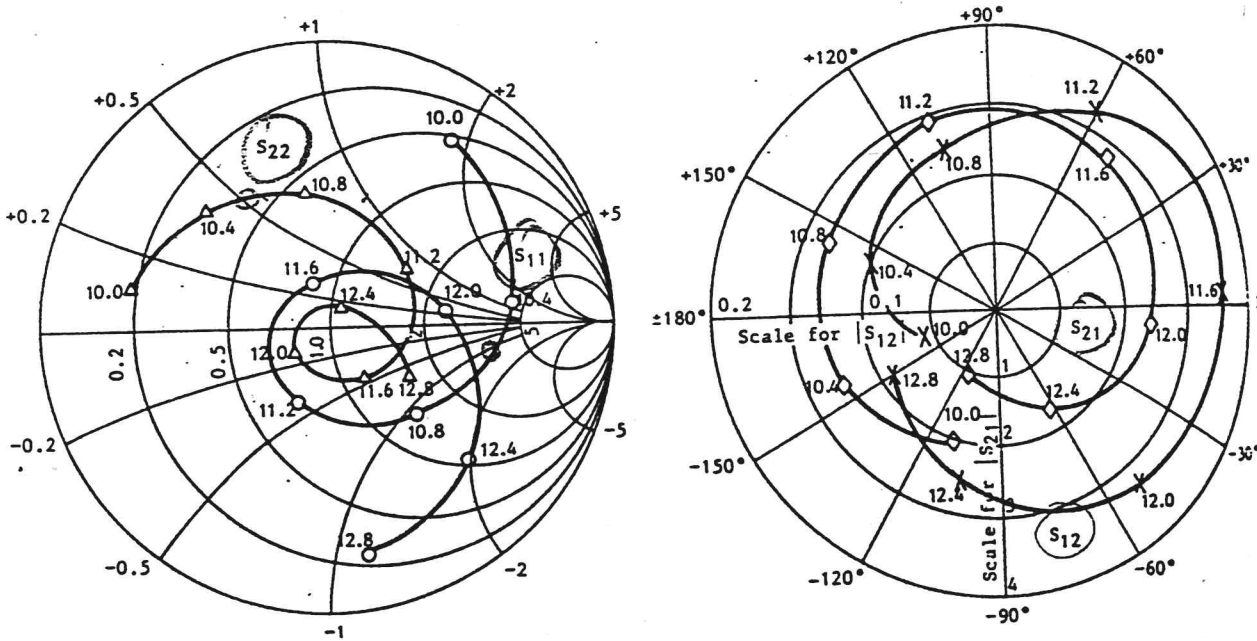
Soldering iron should be grounded and the operating time should not exceed 10 seconds at  $260^\circ\text{C}$ .

FIG. 2

### TIM1011 - 4 S-PARAMETERS (MAGN. and ANGLES)

$V_{DS} = 9 \text{ V}, I_{DS} = 2.0 \text{ A}$

$f = 10.0 - 12.8 \text{ GHz}$



FREQUENCY (GHz)	S11		S12		S21		S22	
10.0	0.78	54	0.055	-164	2.09	-110	0.71	168
10.4	0.66	6	0.099	154	2.49	-155	0.59	135
10.8	0.44	-46	0.124	106	2.57	156	0.46	99
11.2	0.29	-113	0.168	60	2.93	108	0.35	34
11.6	0.16	110	0.182	4	2.85	51	0.22	-56
12.0	0.43	7	0.166	-51	2.38	-7	0.16	-148
12.4	0.68	-45	0.128	-105	1.70	-64	0.08	60
12.8	0.82	-82	0.087	-152	1.05	-114	0.34	-32

FIG.3

RF PERFORMANCES

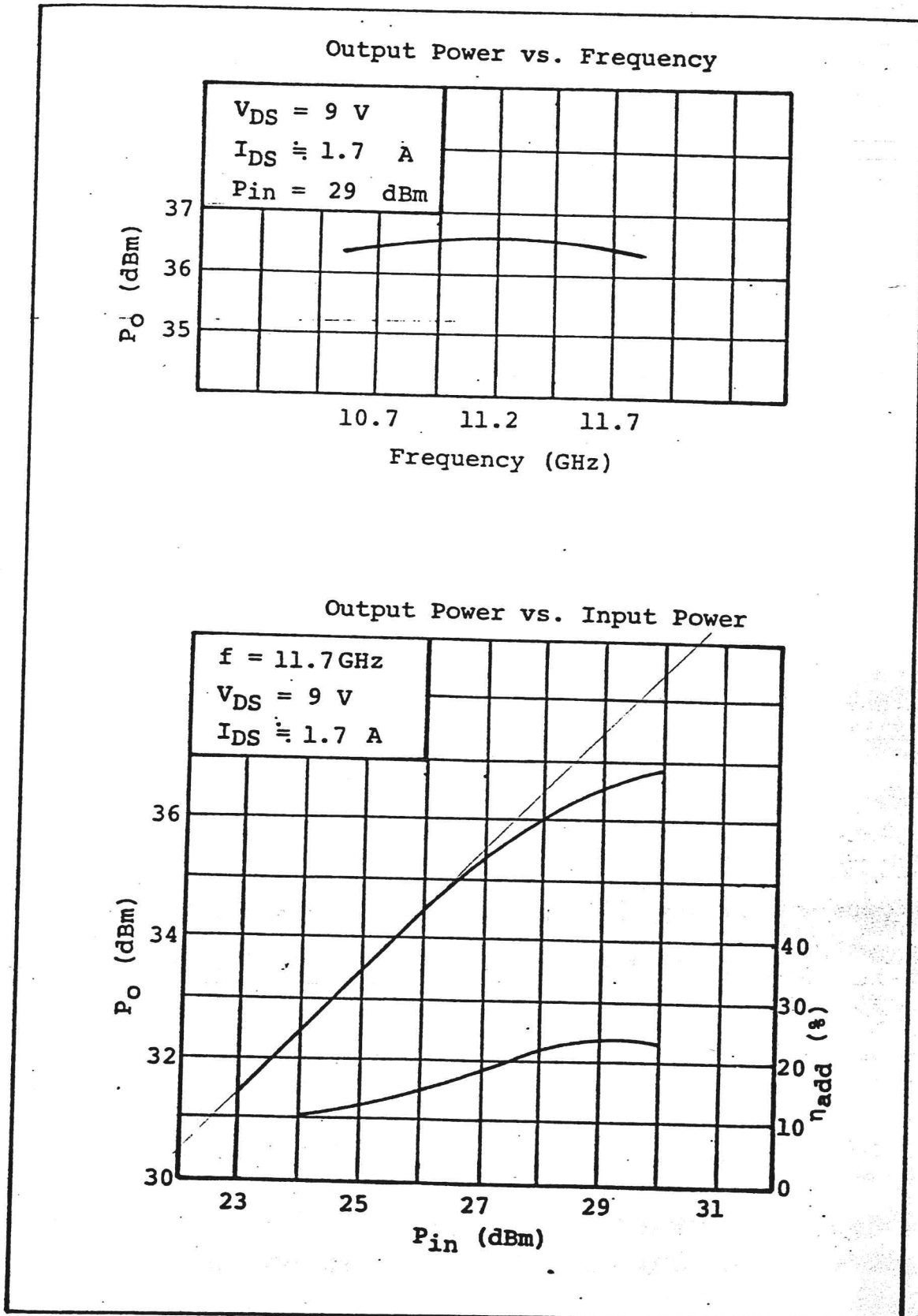
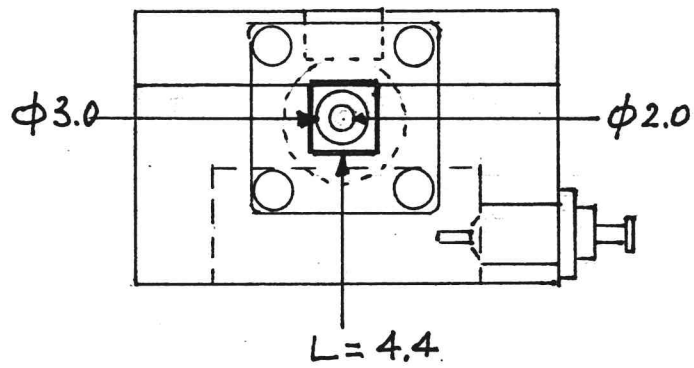
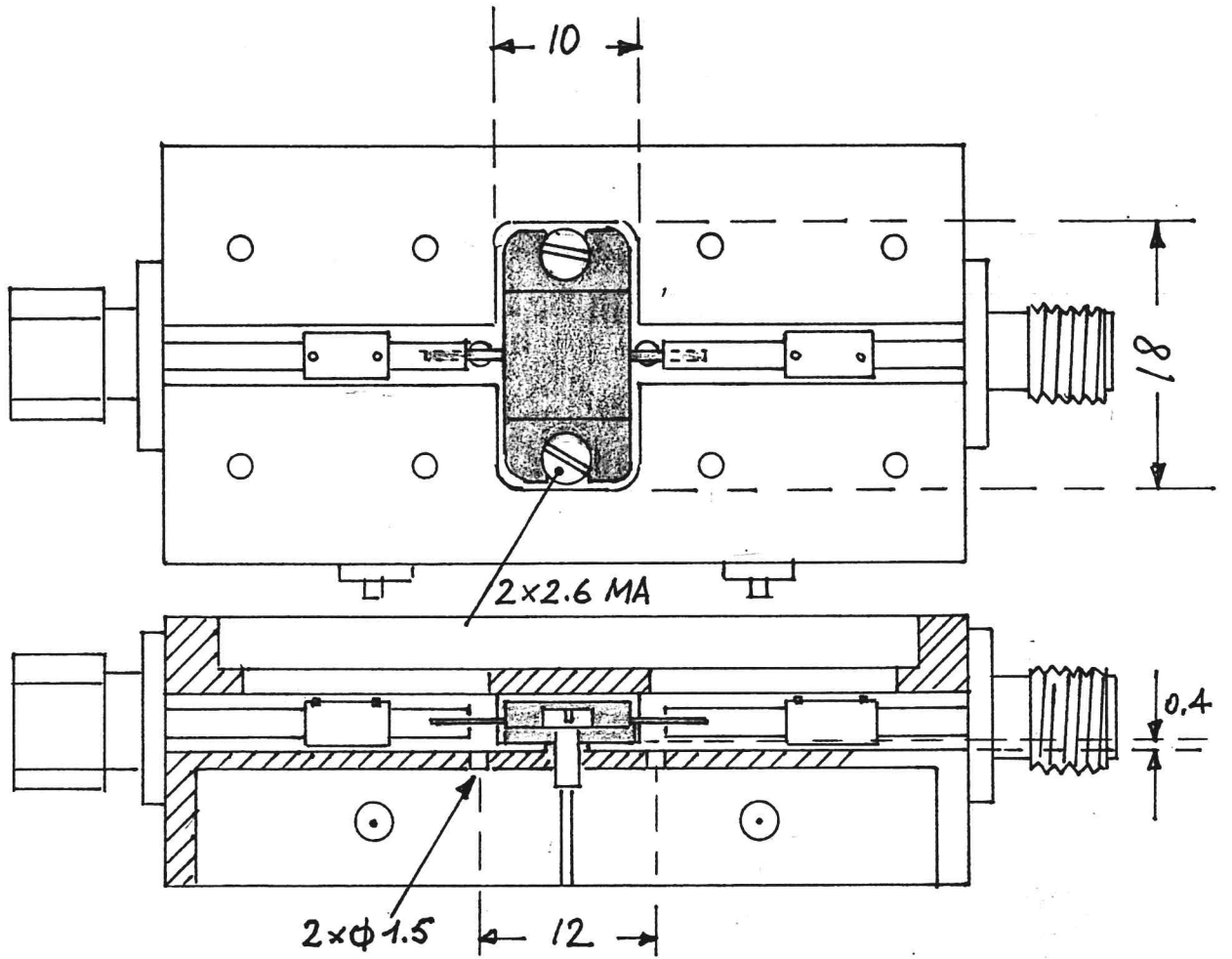


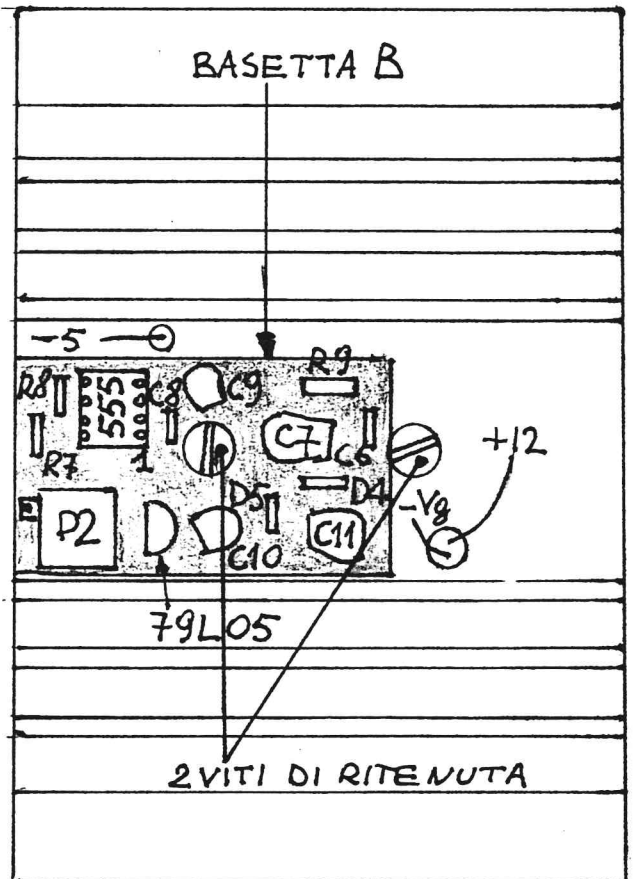
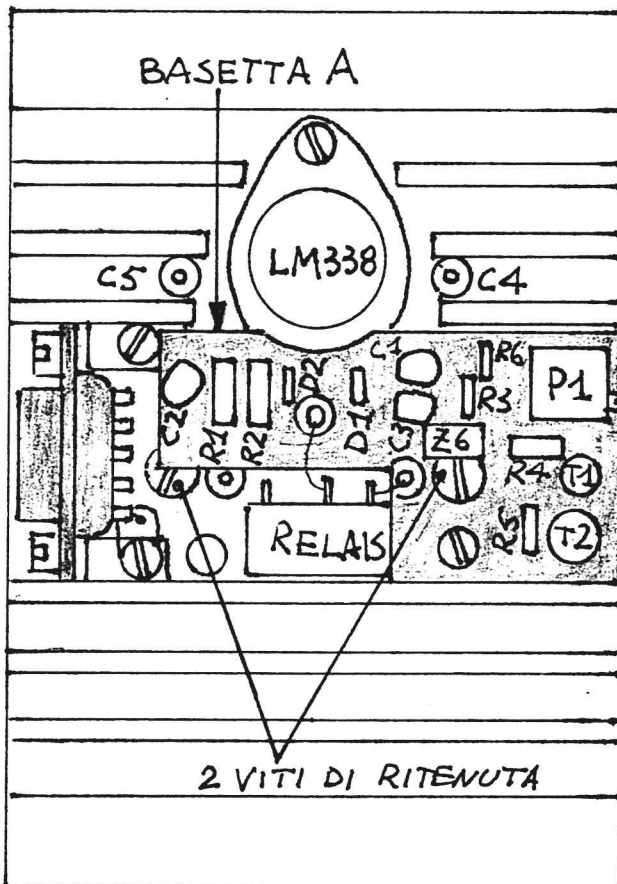
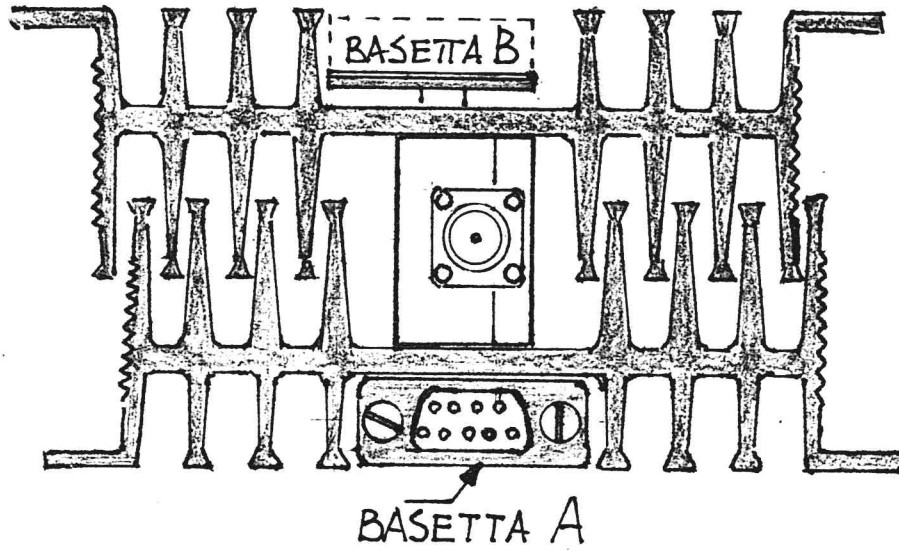
FIG. 4



CONTENITORE STANDARD MODIFICATO

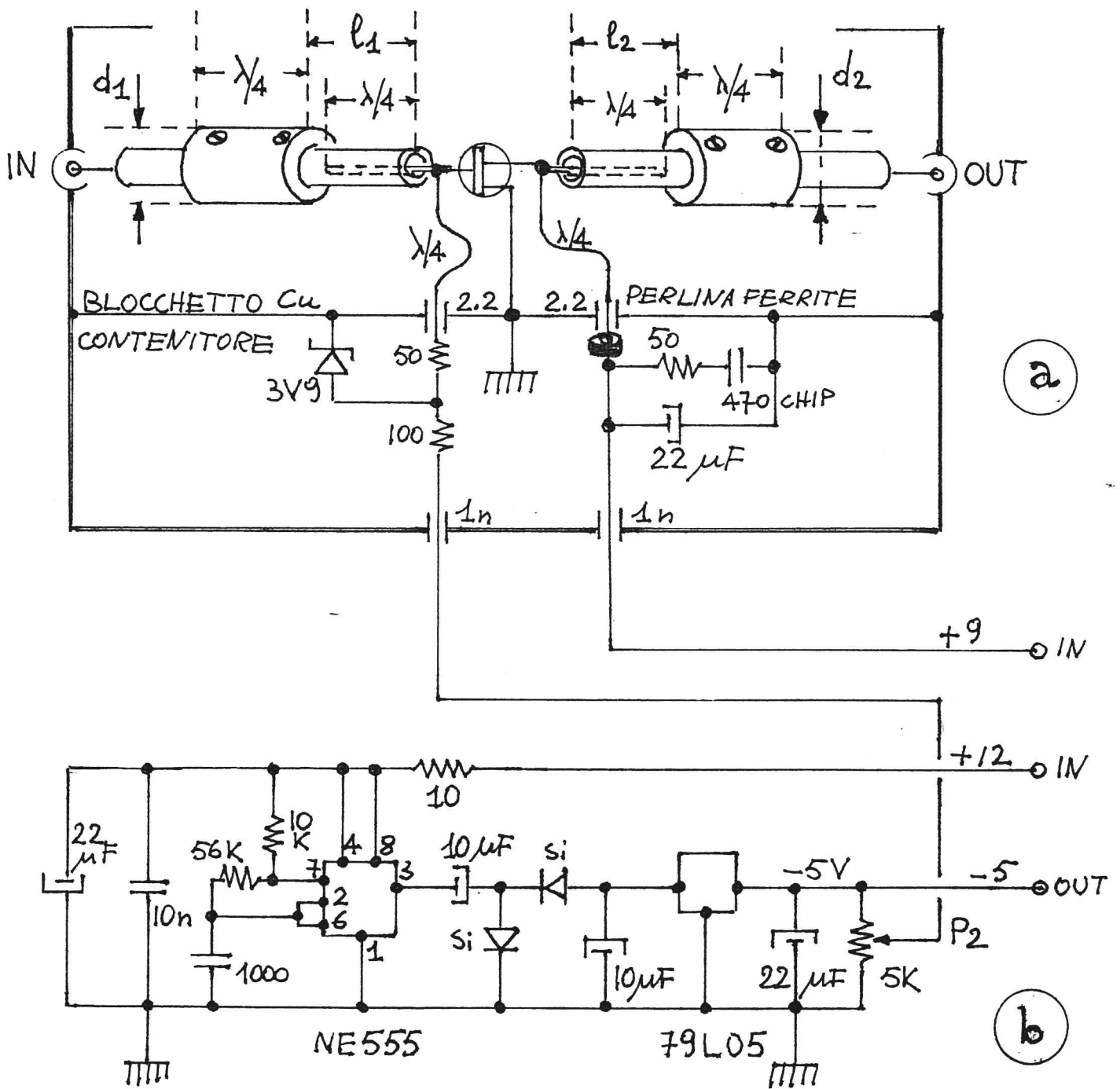
FIG. 5

FIG. 6



STABILIZZAZIONE E SICUREZZA      GENERATORE BIAS GATE



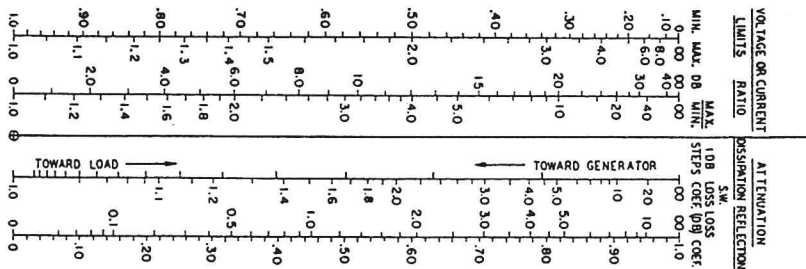
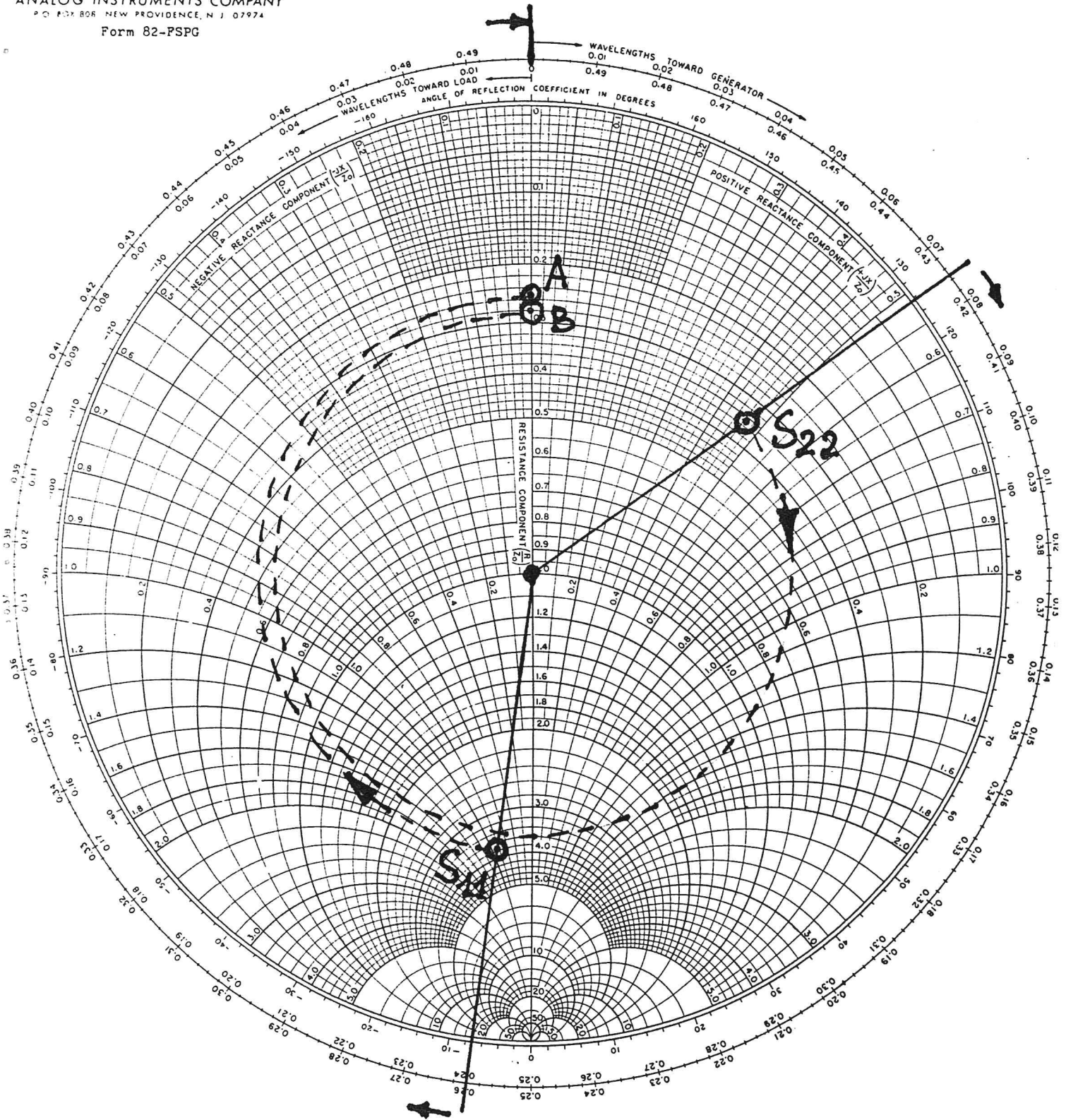


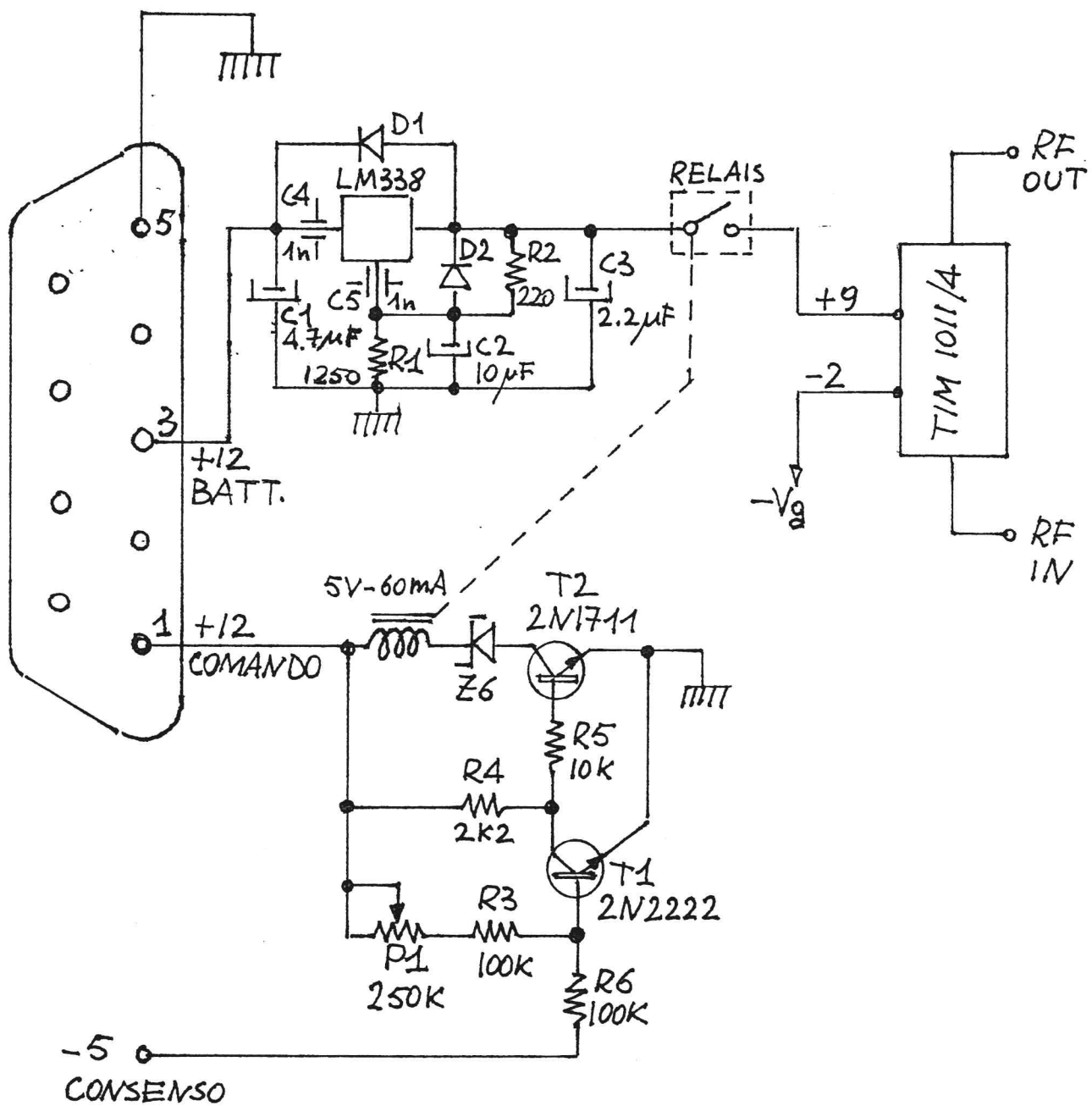
SCHEMA ELETTRICO BASETTA B

FIG. 7

# FIG. 8

ANALOG INSTRUMENTS COMPANY  
 P.O. BOX 808 NEW PROVIDENCE, N.J. 07974  
 Form 82-PSPG





SCHEMA ELETTRICO BASETTA A  
(STABILIZZATORE E SICUREZZA)

FIG. 9

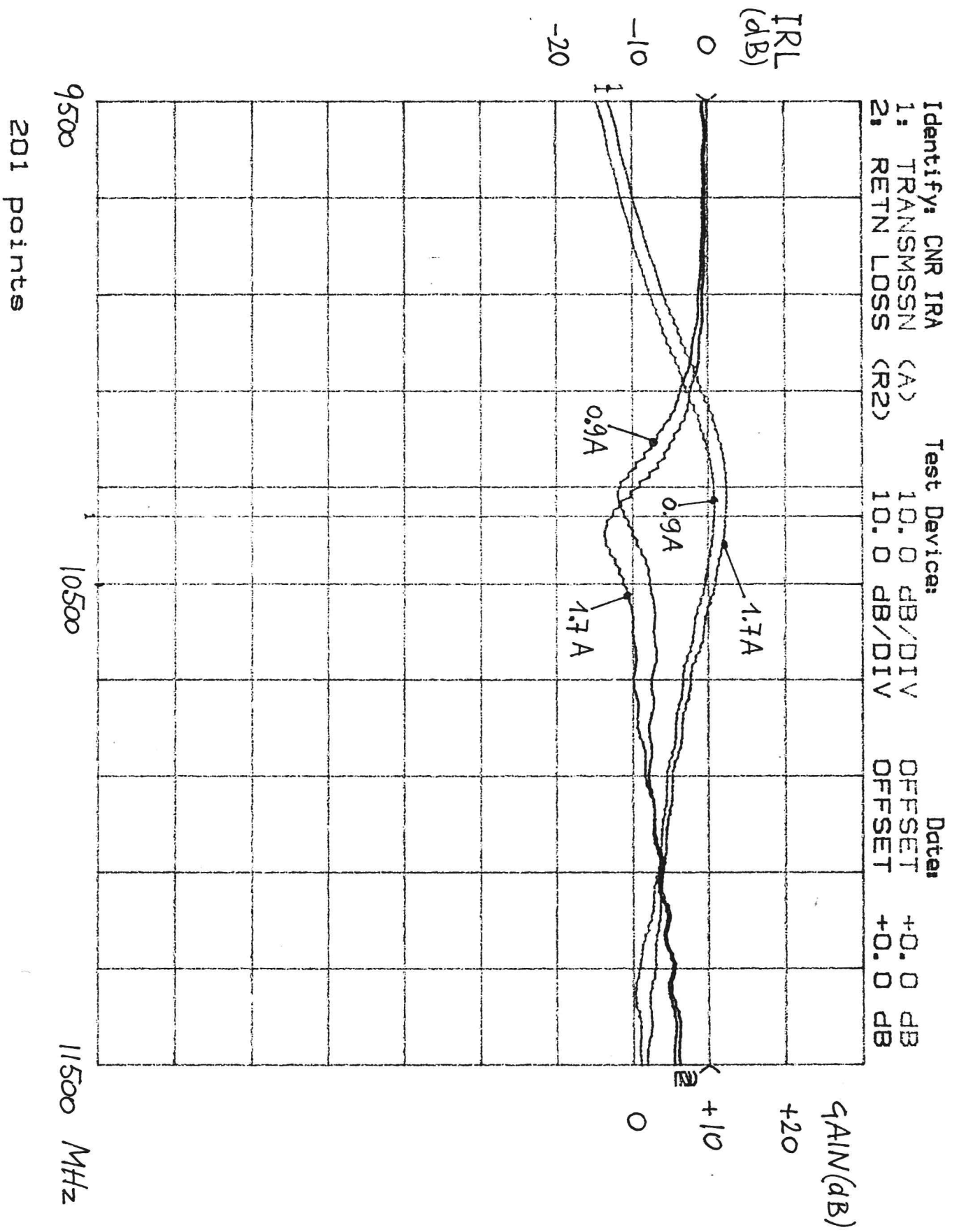


FIG. 10

Identify: CNR IRA  
 1: TRANSMSSN (A) Test Device: 10.0 DB/DIV  
 2: RETN LOSS (R2) 10.0 DB/DIV  
 Data: OFFSET +0.0 DB  
 OFFSET +0.0 DB

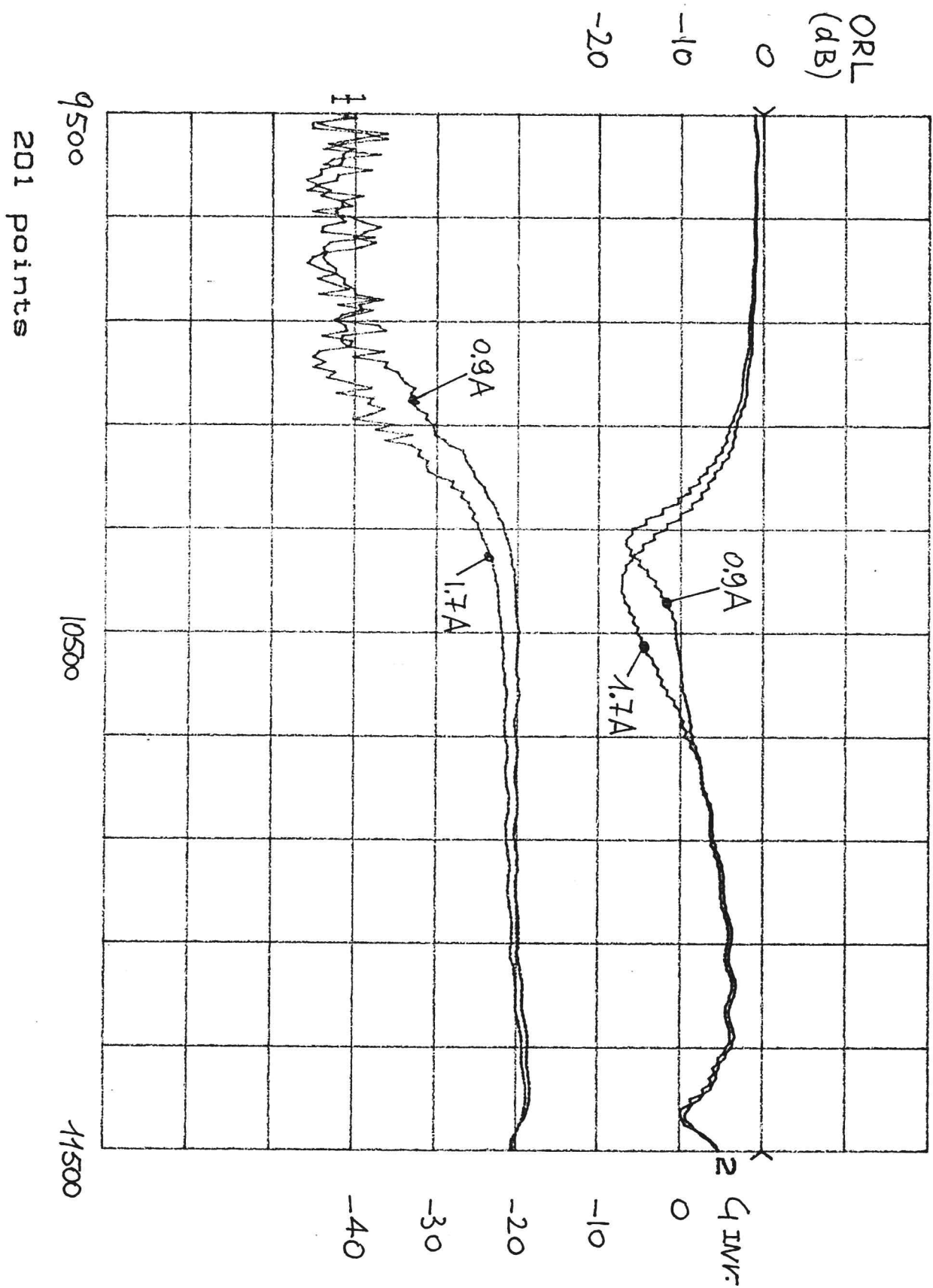


FIG. 11

Identify: CNR IRA  
 1: TRANSMSSN (A)  
 2: RETN LOSS (R2)

Test Device:  
 10.0 DB/DIV  
 10.0 DB/DIV

Data:  
 OFFSET +0.0 dB  
 OFFSET +0.0 dB

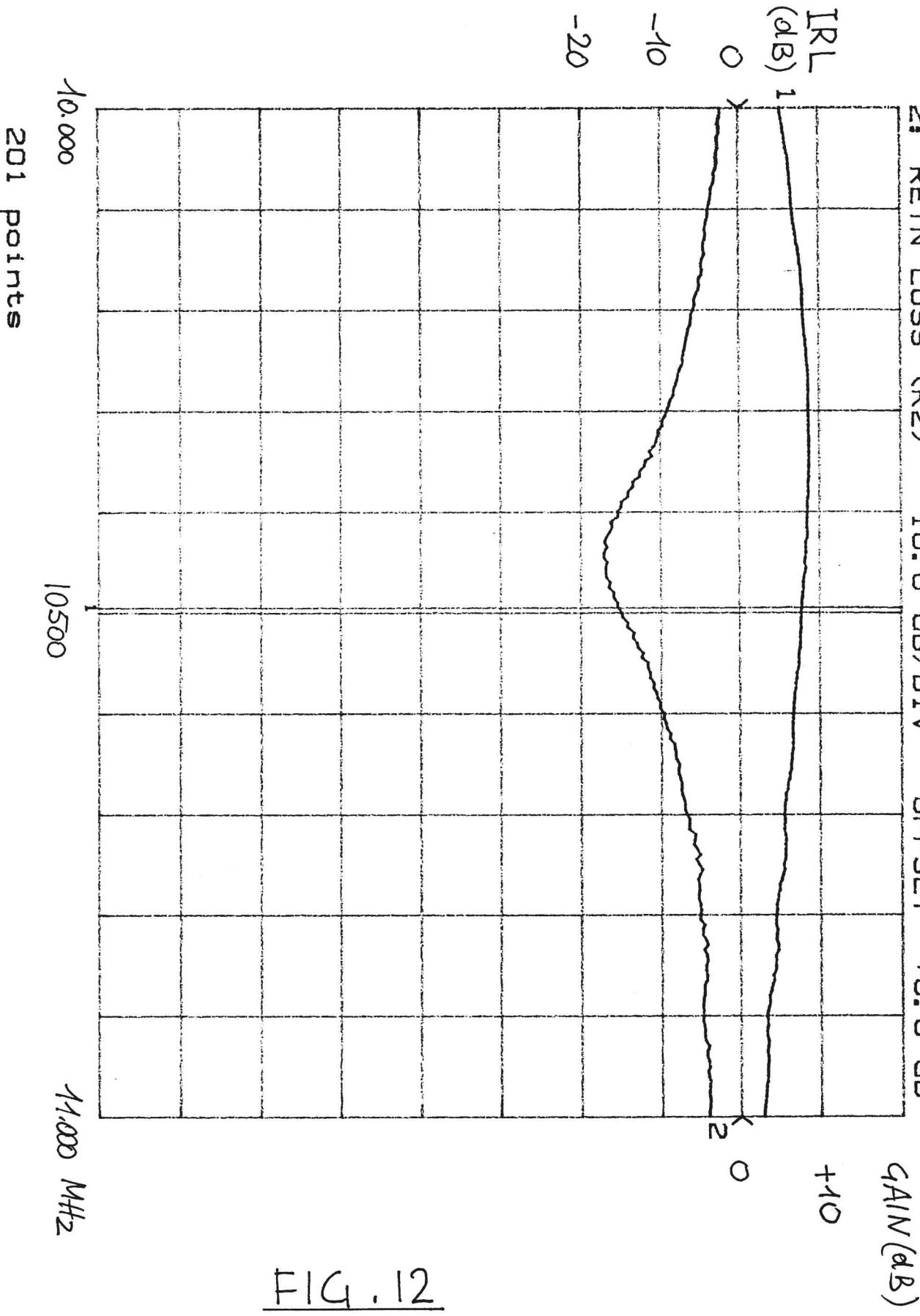


FIG. 12

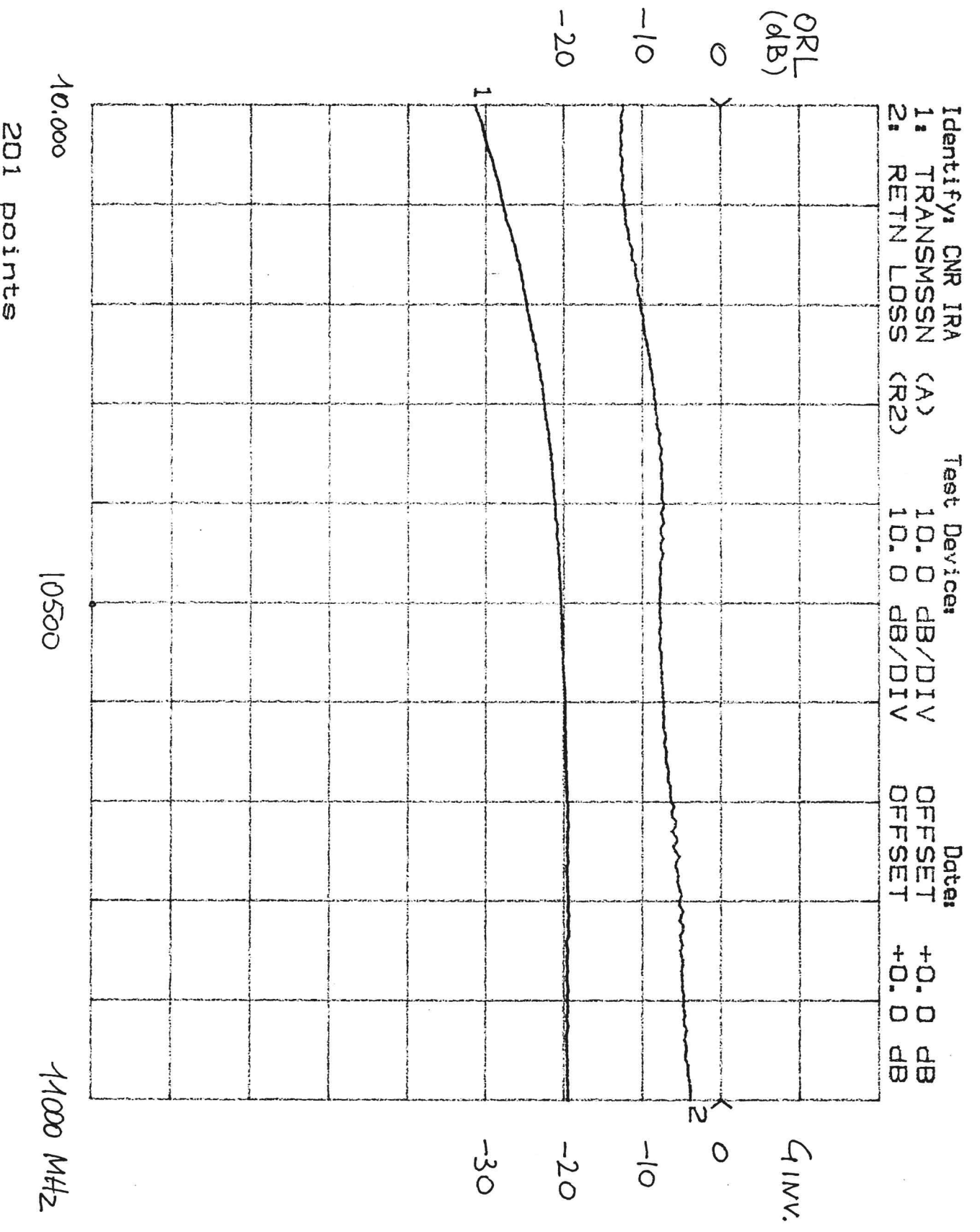


FIG. 13