

A. Gallerani, G. Minarelli

Il Distributore di segnali per il correlatore  
numerico a 96 canali

IRA 264/98

## Indice

Sommario	pag.	3
Compiti del distributore	"	3
Trattamento dei dati	"	3
Lo schema per la generazione dei segnali per il DSP	"	5
Distribuzione di "CKRIT", "CORR", "ACC"	"	5
Distributore per i segnali di decodifica e dei dati	"	6
Riferimenti	"	8

## **Sommario**

Compito del distributore e' di generare, distribuire, ricevere e rimandare i segnali e dati che entrano in gioco nel correlatore numerico a 96 canali.

Vengono descritte le schede realizzate per queste funzioni; sono pure inclusi i grafici relativi ai segnali piu' importanti, da considerarsi di riferimento con temporizzazioni da rispettarsi assolutamente.

Infine vengono riportate le modifiche da effettuarsi sulla "scheda per I bus" per farla diventare adatta alla ricezione o trasmissione dei segnali di decodifica e dei coefficienti di correlazione.

## **Compiti del distributore**

Il distributore assolve i seguenti compiti:

- 1) Genera e spedisce attraverso circuiti di potenza, i segnali di comando per il DSP e di segnalazione per la scheda di interfaccia nel PC
- 2) Distribuisce, ai cestelli di correlazione, tramite dei "buffer", i segnali di decodifica provenienti dalla scheda di interfaccia situata nel PC.
- 3) Rimanda, dopo averli "bufferati", i coefficienti di correlazione a 35 bit provenienti dai cestelli di correlazione, alla scheda di interfaccia situata nel PC.

## **Trattamento dei dati**

Nei sistemi convenzionali, come ad es. Mark II, Mark III, i segnali radioastronomici campionati vengono salvati su un video-registratore o una su unita' nastro per essere poi esaminati a posteriori. L'uso di questi sistemi di memoria comporta necessariamente i seguenti punti

(Rif. 1): organizzazione dei dati in "frame", inserzione di parole di sincronismo, di intestazione ecc..

L'inserzione di queste parole aggiuntive, in sostituzione dei dati effettivi, comporta una certa perdita di sensibilita' dell'interferometro che, come e' noto, risulta proporzionale al numero dei dati trattati.

Il correlatore cui si riferisce questo lavoro e' stato concepito per lavorare in tempo reale, nel senso che cio' che viene immagazzinato non sono i dati relativi ai segnali radioastronomici, ma sono gia' i coefficienti di correlazione; in questo modo la capacita' di un "hard disk" di media densita' di tipo commerciale, risulta sufficiente anche per periodi di osservazione piuttosto lunghi.

Non sono richiesti quindi mezzi temporanei di immagazzinamento e non viene praticamente perduto alcun dato.

Cio' e' reso possibile grazie all'impiego di un DSP (digital signal processor) che riesce ad effettuare la funzione di correlazione in tempo reale (nel nostro caso alla velocita' del clock che e' di 8 MHz).

In base all'architettura cosi' scelta, il DSP dovra' operare sulla base dei segnali di fig. 1.

Alla prefissata velocita' di acquisizione di 8 MHz, si desidera che il DSP effettui le seguenti operazioni:

-Correlazione di due canali campionati con 8 bit, alla velocita' di 8 MHz provenienti dal blocco convertitori A/D (rif. 3).

-Azzeramento all'inizio di ogni intervallo di correlazione, fissato in un secondo.

Si considera inoltre tollerabile la perdita di dati relativa ad un solo ciclo di clock.

## Lo schema per la generazione dei segnali per il DSP

Il circuito realizzato e' riportato in fig. 2.

Nella parte centrale dello schema, il segnale di orologio ad 8 MHz proveniente dalla scatola di distribuzione del clock (Rif. 1) viene diviso, mediante una catena di contatori, per  $8 \cdot 10^5$ , per ottenere appunto intervalli di correlazione di un secondo.

La catena di divisione e' costituita di:

- un 74S74 che divide per due
- sei 74F192 che dividono per  $10^6$
- un 74F192 che divide per 4

I componenti sono tutti del tipo veloce, altrimenti i ritardi di propagazione della parte asincrona sarebbero inaccettabili.

Alla fine della catena, il segnale, denominato "CORR" viene "bufferato" e replicato su sei vie per altrettanti cestelli di correlazione.

Lo stesso segnale "CORR" viene pure inviato ad un monostabile del tipo 74LS123, che fornisce un segnale denominato "CORRMONOST" di durata compatibile con i tempi di un PC di media velocita'. Questo segnale viene inviato alla scheda di interfaccia nel PC.

Nella parte alta dello schema, il clock viene ritardato per fornire "CKRIT" necessario per il corretto funzionamento del DSP.

Nella parte bassa dello schema viene generato il segnale "ACC" che sta per "accumulazione" e che corrisponde al tempo di integrazione.

I segnali "CK", "CKRIT", "CORR", "ACC", "CORRMONOST" hanno l'andamento di fig. 3 e 4.

### Distribuzione di "CKRIT", "CORR", "ACC"

Come indicato in fig. 2, sia "CKRIT" sia "ACC" vengono essi pure "bufferati" e replicati su sei vie per altrettanti cestelli di correlazione.

I blocchi indicati con 5002x6 e 5002x7 sono stati realizzati mediante le schede già usate per la distribuzione del clock ad 8 MHz (rif. 2) e di cui si possiede il circuito stampato.

Si rimanda a tale rapporto interno per la descrizione di tali schede.

Con il blocco 5002x6 o 5002x7, si intende che di tale scheda si sono usate rispettivamente solo 6 o solo 7 vie (delle 8 possibili); la settima via si è usata per trasmettere CORRMONOST alla scheda di interfaccia presente all'interno del PC.

I segnali "CORR", "ACC", "CKRIT" così "bufferati", vengono inviati ai sei cestelli di correlazione tramite 18 connettori di tipo SMB situati sul pannello frontale (fig. 5)

#### **Il distributore per i segnali di decodifica e dei dati**

Per la distribuzione dei segnali di decodifica e dei dati si usa la scheda per i bus descritta in Rif. 4

Per ragioni di economia, tale scheda, realizzata su circuito stampato, venne progettata per soddisfare sia le esigenze della scatola di distribuzione sia per quelle dei sei cestelli di correlazione.

Le modifiche (segnate in rosso in fig. 5) da apportare sul circuito stampato per farlo diventare adatto per il distributore sono:

- Collegamento dei sei segnali (C0, C1, . . . C5) di abilitazione di cestello (provenienti dalla scheda di interfaccia nel PC) con l'integrato 74S244 più in basso nello schema).
- Collegamento di ogni uscita di questo integrato con il relativo connettore a 64 pin diretti verso i sei cestelli di correlazione.
- Collegamento a massa dei pin 1G, 2G dei cinque 74S244 che "bufferano" i dati provenienti dai cestelli di correlazione.

Nota importante: Per quanto già detto nel paragrafo precedente, i segnali "CORR", "ACC", "CKRIT" generati nel distributore, vengono inviati ai sei cestelli di correlazione tramite 18 connettori di tipo SMB situati sul pannello frontale (fig. 5)

Questi segnali sono di ingresso solo per tali cestelli a cui arrivano attraverso i tre connettori di entrata SMB situati in basso a sinistra della scheda "BUFFER".

Quindi nella scatola del distributore, questi tre connettori in entrata non servono e se ne sfrutta uno per inviare il segnale "CORRMONOST" alla scheda di interfaccia nel PC.

## Riferimenti

1)A. Gallerani, G. Minarelli: i nuovi "formatters" di tipo MARK II per la stazione radioastronomica di Noto, in Sicilia; iRA 108/98

1)A. Gallerani, G. Minarelli, M. Tugnoli: Oscillatore a 8 MHz e sistema di distribuzione clock, iRA 231/96

1)A. Gallerani, G. Minarelli, M. Tugnoli: Convertitori A/D ad 8 bit per correlatori digitali per radioastronomia, iRA 246/97

1)A. Gallerani, G. Minarelli, M. Tugnoli: Architettura del correlatore a 96 canali, scheda di comando e scheda per i "bus", iRA 247/97

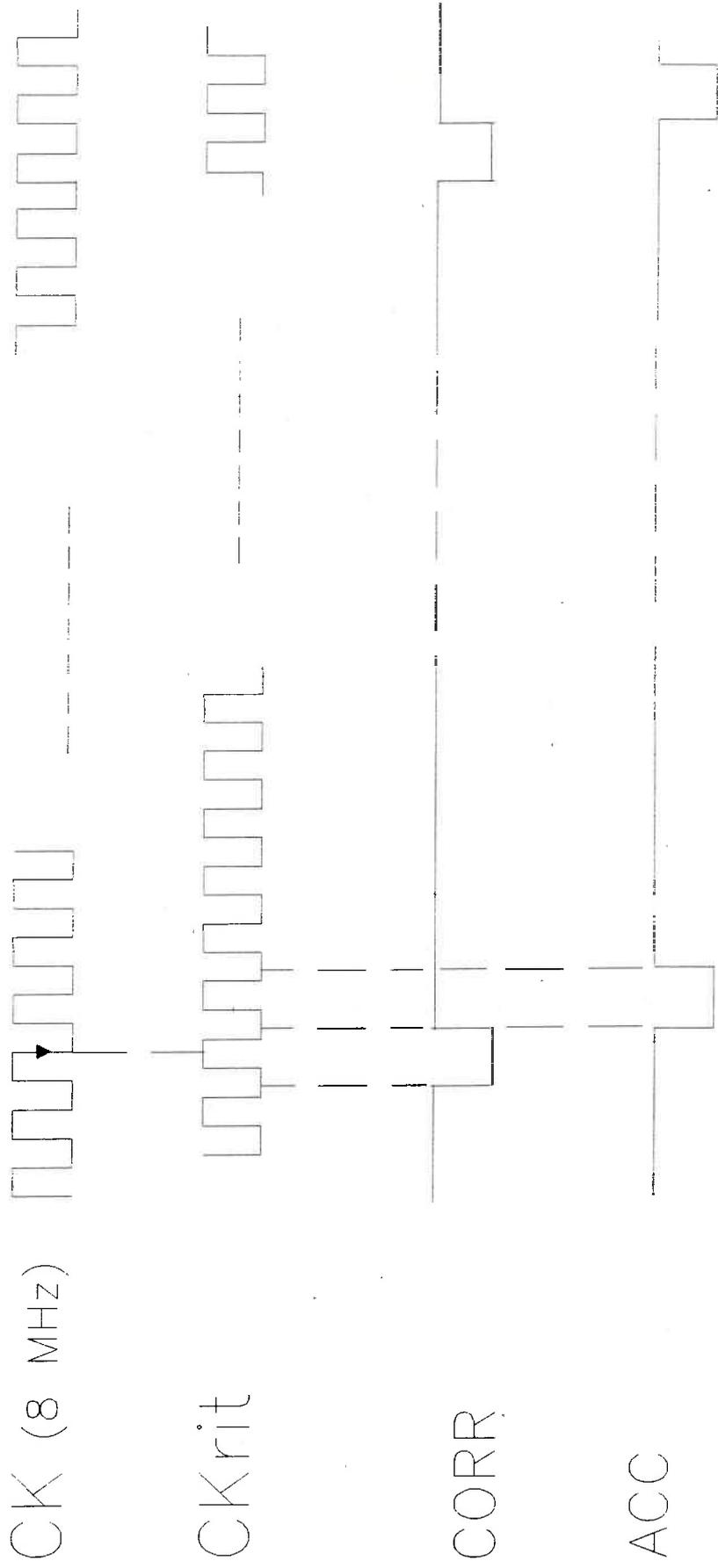


Fig. 1



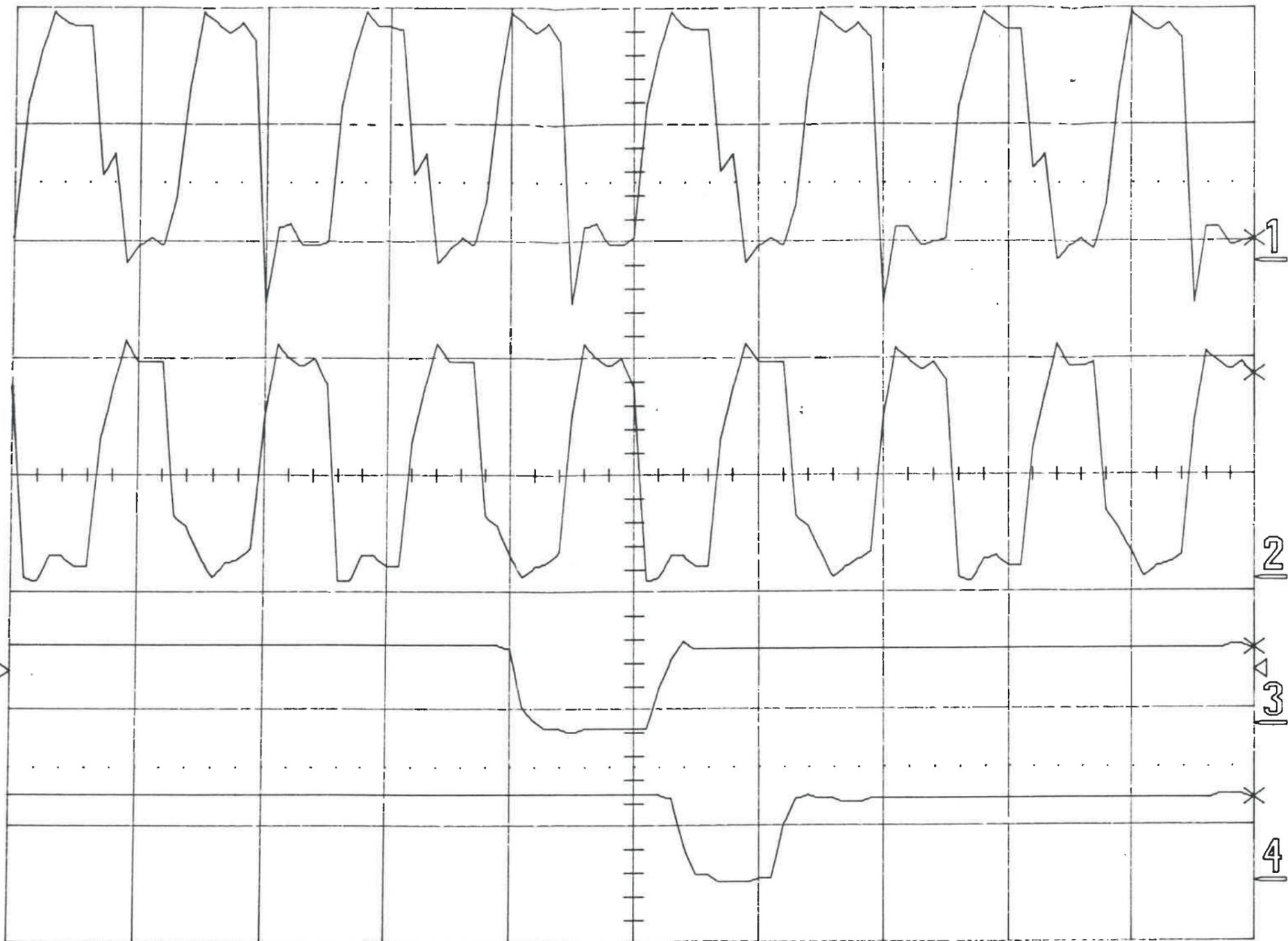
4-Nov-98  
12:01:08

2  
.1  $\mu$ s  
2.00 V  
0.00 V

1  
.1  $\mu$ s  
2.00 V  
0.00 V

3  
.1  $\mu$ s  
5.0 V  
0.00 V

4  
.1  $\mu$ s  
5.0 V  
0.00 V



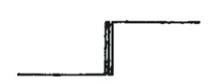
CK (8 MHz)

CKrit

CORR

ACC

.1 $\mu$ s			
1	2	V	DC
2	2	V	DC
3	5	V	DC
4	5	V	DC



3 DC 2.4 V

$\Delta t$  0.0 ns  $\frac{1}{\Delta t}$   $\infty$

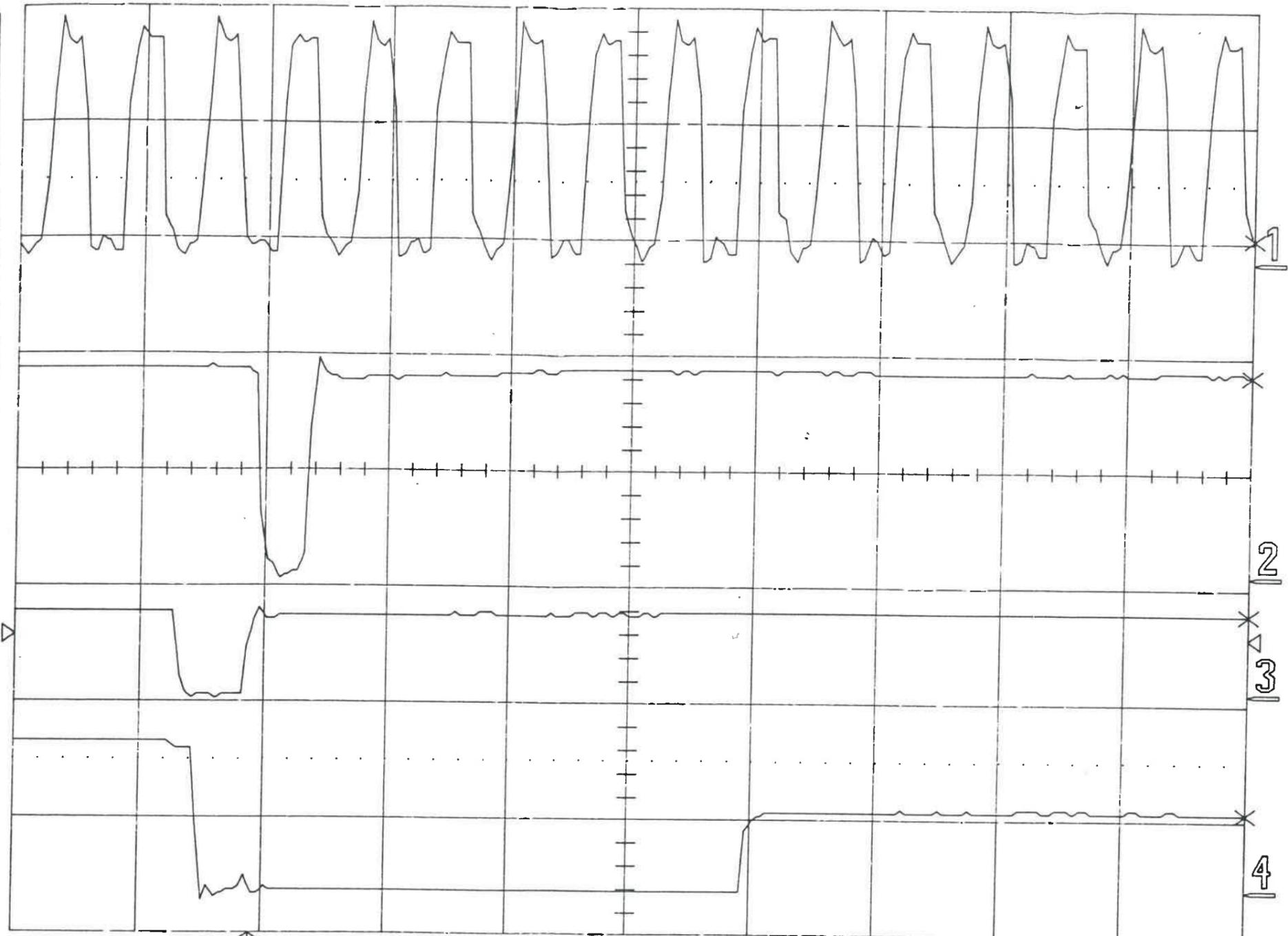
STOPPED

Fig. 3

3-Nov-98

9:29:57

2	.2 $\mu$ s	2.00 V	0.00 V
1	.2 $\mu$ s	2.00 V	0.00 V
3	.2 $\mu$ s	5.0 V	0.00 V
4	.2 $\mu$ s	5.0 V	0.00 V



CK (8 MHz)

ACC

CORR

CORR MONOST

.2  $\mu$ s

1	2	V	DC
2	2	V	DC
3	5	V	DC
4	5	V	DC

$\Delta t$  0 ns  $\frac{1}{\Delta t}$   $\infty$



3 DC 2.4 V

□ STOPPED

Fig. 4

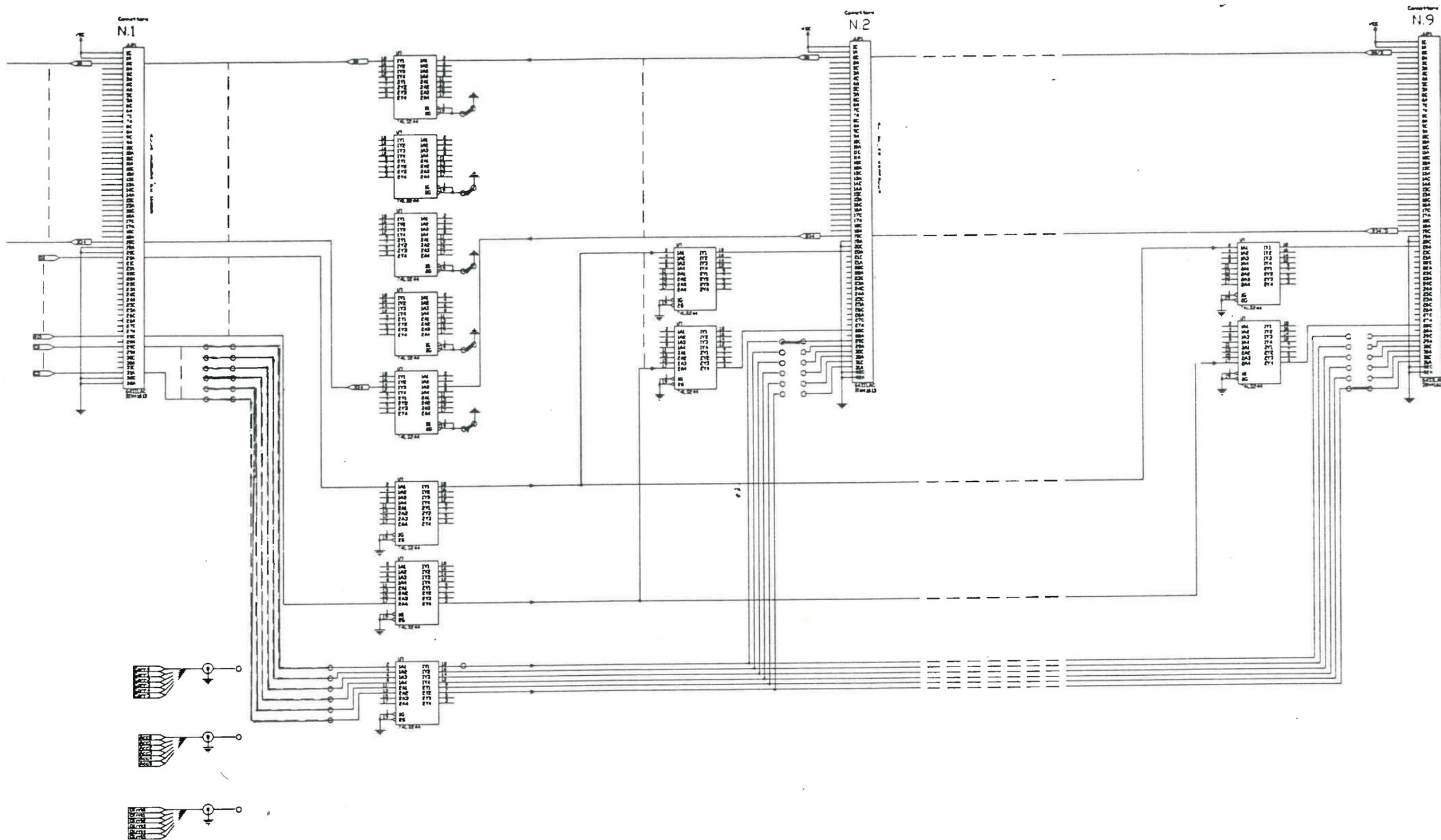


Fig. 5